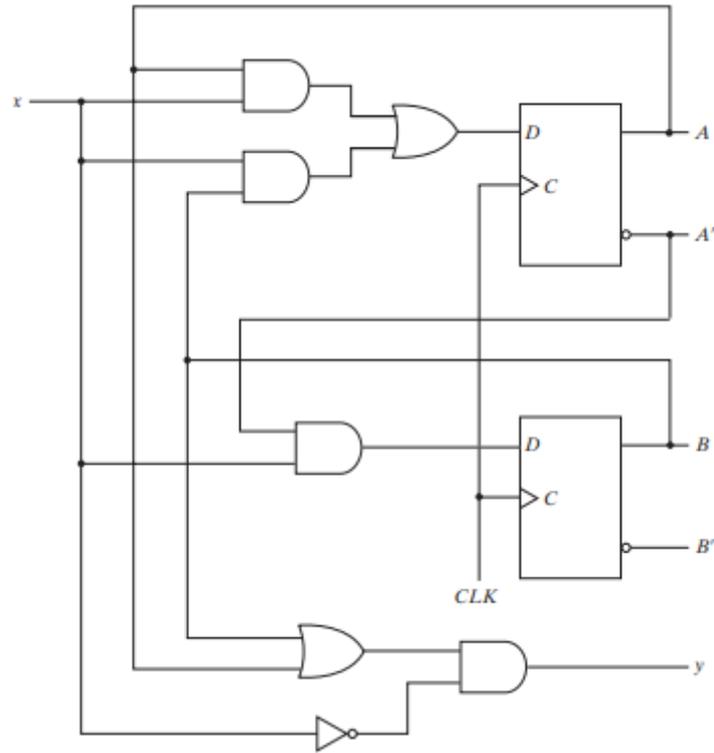
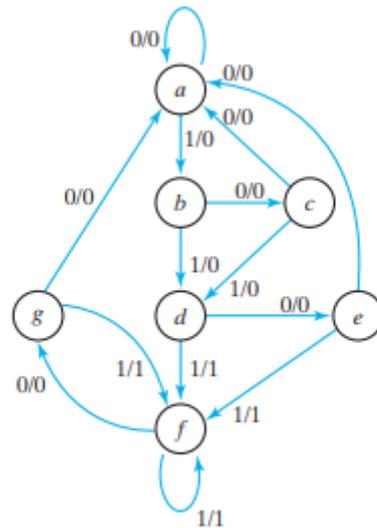


## Trabajo Practico: Secuenciales Sincrónicos.

- 1) Para el siguiente circuito halle las ecuaciones de estado, la tabla de transición y el diagrama de estados:



- 2) Dado el siguiente diagrama de estados, trate de reducir la cantidad de estos y dibuje el nuevo diagrama:



- 3) Reduzca el numero de estados de la siguiente tabla y tabule la nueva tabla obtenida:

Estado actual	Siguiete estado		Salida	
	$x = 0$	$x = 1$	$x = 0$	$x = 1$
<i>a</i>	<i>f</i>	<i>b</i>	0	0
<i>b</i>	<i>d</i>	<i>c</i>	0	0
<i>c</i>	<i>f</i>	<i>e</i>	0	0
<i>d</i>	<i>g</i>	<i>a</i>	1	0
<i>e</i>	<i>d</i>	<i>c</i>	0	0
<i>f</i>	<i>f</i>	<i>b</i>	1	1
<i>g</i>	<i>g</i>	<i>h</i>	0	1
<i>h</i>	<i>g</i>	<i>a</i>	1	0

- 4) Determine la tabla mínima de estados equivalente a la siguiente tabla (Ayuda: Quedan 5 estados):

$q^v$	$q^{v+1}, Z^v$	
	$x = 0$	$x = 1$
1	1,0	1,0
2	1,1	6,1
3	4,0	5,0
4	1,1	7,0
5	2,0	3,0
6	4,0	5,0
7	2,0	3,0

- 5) Construya la tabla de estados para una máquina de Mealy con una entrada  $X$  y una salida  $Z$ , que detecte la llegada de tres ceros o tres unos consecutivos, dando una salida  $Z = 1$  coincidiendo con la aparición del tercer bit.
- 6) Derive un diagrama de estado para una FSM que tiene una entrada  $w$  y una salida  $z$ . La máquina debe generar  $z = 1$  cuando los valores previos de  $w$  fueron 1001 o 1111; de otro modo,  $z = 0$ . Se permite sobreponer patrones de entrada.
- 7) Elabore una tabla de estados mínimos para una FSM tipo Moore de entrada y salida únicas que genera una salida de 1 si en la secuencia de entrada detecta patrones 110 o 101. Deben detectarse secuencias sobrepuestas.
- 8) Diseñar un circuito secuencial sincrónico que recibe por una sola línea de entrada  $X$  una tras otra palabra de 3 bits. Tiene una salida  $Z$  que pasará a **1 si los tres bits corresponden a un número primo**. Luego de computar los bits vuelve a leer los otros tres siguientes.
- 9) Diseñar un circuito secuencial sincrónico que recibe por una sola línea de entrada  $X$  uno tras otro dígitos de 4 bits. Tiene una salida  $Z$  que calcula **El**

**complemento a dos** de la entrada. Luego de computar los cuatro bits vuelve a leer los otros cuatro siguientes.

- 10) Diseñar un circuito secuencial sincrónico que recibe por una sola línea de entrada **X** uno tras otros dígitos de 4 bits. Tiene una salida **Z** que **detecta la secuencia 0101 poniéndose en 1**. Luego de computar los cuatro bits vuelve a leer los otros cuatro siguientes.